

Методичні аспекти вивчення основ комп'ютерної схемотехніки в курсі логічних основ інформатики

Вивчення теоретичних основ інформатики займає важливе місце в системі фахової підготовки майбутніх вчителів інформатики, зокрема, у формуванні компонентів системи їх інформатичної культури та професійних компетентностей, сприяє фундаментальності підготовки майбутніх фахівців.

Фундаментальна підготовка є однією з головних умов професійної освіти і значною мірою впливає на розвиток у студентів наукового теоретичного мислення, здатності до коректної постановки нових задач і творчого їх розв'язування, передбачення наслідків прийнятих рішень і дій та вміння їх оцінювати, стимулює пізнавальну діяльність, спрямовану на розкриття законів фундаментального характеру, сприяє оволодінню методологією побудови математичних та інформаційних моделей і їх комп'ютерних реалізацій, свідомому і обґрунтованому використанню засобів нових інформаційних технологій в навчанні та трудовій діяльності [2].

Поглибити теоретичну підготовку з інформатики, зробити її справді фундаментальною дисципліною значною мірою можна зокрема за рахунок вивчення її логічних основ [8]. Логічні основи інформатики – розділ теоретичної інформатики, до якого відносять питання, пов'язані з логікою функціонування цифрових машин, а саме класичну (булеву) логіку та багатозначні логіки, методи мінімізації форм булевих функцій, подання даних в комп'ютері (системи числення), комп'ютерну схемотехніку, логіку предикатів та логічне програмування, експертні системи, системи штучного інтелекту тощо.

В результаті вивчення теми «Основи комп'ютерної схемотехніки», студенти фізико-математичних спеціальностей педагогічних університетів набувають вмінь будувати основні базові логічні елементи з радіоелементів, комбінаційні схеми з базових логічних елементів, класифікувати основні функціональні вузли комп'ютерної схемотехніки (тригери, регістри, лічильники, шифратори та дешифратори, суматори тощо) та моделювати їх роботу; описувати будову та принцип дії мікропроцесорів.

Зокрема, в курсі «Логічні основи інформатики» на вивчення основ комп'ютерної схемотехніки передбачено такі теми:

1. Логічні елементи. Діодні логічні елементи.
2. Транзисторні та діодно-транзисторні логічні елементи.
3. Тригери. Призначення та класифікація.
4. Будова тригерів.
5. Послідовнісні вузли комп'ютерної схемотехніки: регістри та лічильники.
6. Шифратори та дешифратори.
7. Суматори. Класифікація. Будова.
8. Арифметико-логічний пристрій. Мікропроцесори.

Як відомо, для створення сучасних електронних систем і приладів використовують математичне і фізичне моделювання. Проте, побудова фізичних моделей багатьох сучасних електронних приладів в початковій лабораторії вимагає значних затрат часу на підготовку установки, великих матеріальних затрат на обладнання лабораторії, а в деяких випадках, взагалі неможлива. Тому, альтернативою до класичного виконання лабораторних робіт з основ комп'ютерної схемотехніки є постановка дослідів з використанням віртуальної лабораторії на персональному комп'ютері. Робота у віртуальній лабораторії дає змогу проводити більшу кількість дослідів за той самий час, і при цьому студенти залишаються застраховані від помилок, пов'язаних з виведенням з ладу приладів та радіоелементів, від ураження електричним струмом.

Серед усього різноманіття програмних засобів для схемотехнічного моделювання (Micro-Cap, Electronics Workbench, VisiSim, PSPICE тощо), як зазначають автори [3, 5], використання програмного засобу Electronics Workbench (EWB) надає великі можливості в моделюванні аналогових та цифрових схем.

Одним із засобів інтенсифікації процесу навчання основ комп'ютерної схемотехніки у вищому педагогічному навчальному закладі є створення комп'ютерного лабораторного практикуму, який будується на тих самих принципах, що і звичний лабораторний практикум. Постановка дослідів з використанням віртуальної лабораторії на персональному комп'ютері є альтернативою до класичного

виконання лабораторних робіт з основ комп'ютерної схемотехніки за відсутності обладнання для виконання робіт лабораторного практикуму [9].

Пропонований нами лабораторний практикум з основ комп'ютерної схемотехніки орієнтований на виконання лабораторних робіт в програмному засобі Electronics Workbench, що призначений для моделювання та аналізу електронних схем. Його використання дає змогу вивчати принципи дії та моделювати роботу логічних елементів, послідовнісних (реєстри, лічильники) та комбінаційних (шифратори, дешифратори, суматори тощо) вузлів комп'ютерної техніки, цифрових пристроїв будь-якої складності.

Робота з програмою відбувається через зручний графічний користувацький інтерфейс *GUI* (*Graphic User Interface*) з використанням технології *Drag-and-Drop* (переніс і поклав), програмний засіб має велику бібліотеку сучасних радіоелементів, аналогових та логічних схем, що дозволяє користувачеві досить легко створювати, редагувати та досліджувати схеми будь-якої складності [3].

При побудові схем в програмному засобі Electronics Workbench можливо:

- обирати елементи та прилади з бібліотек;
- надавати елементам умовні позначення та змінювати їх параметри;
- переміщувати елементи і прилади в будь-яке місце робочого поля;
- повертати елементи і групи на кути кратні 90° (*Ctrl+R*);
- копіювати, вставляти чи вилучати елементи або фрагменти схем;
- змінювати колір провідників та колір контуру схем;
- одночасно підєднувати кілька вимірювальних приладів і спостерігати та порівнювати їх покази.

Знайомство з основами комп'ютерної схемотехніки студенти починають з вивчення логічних елементів. На лекційних заняттях розповідається про будову та принцип дії базових логічних елементів діодної, діодно-транзисторної та транзисторно-транзисторної логіки, а на практичних заняттях моделюється їх робота в програмі схемотехнічного моделювання.

Схему логічного елемента «І» в програмному засобі EWB, що використовується для реалізації булевої операції кон'юнкції, показано на Рис. 1 (а). Високий рівень напруги на виході діодного логічного елемента встановлюється тільки при одночасному поданні на обидва входи високих рівнів напруги, при яких закриваються кремнієві діоди *VD1* та *VD2*. При цьому від джерела живлення через резистори *R* і *R_H* протікає струм навантаження. При поданні хоча б на один із входів низького рівня напруги, відкривається відповідний діод, і в колі від джерела живлення через резистор *R*, відкритий діод і джерело вхідного сигналу протікає струм. Отже спаду напруги на резисторі *R_H* немає, і на виході встановлюється рівень логічної одиниці [1, 7].

Логіку роботи логічного елемента «НЕ» можна постежити на схемі Рис. 1 (б). Транзистор може працювати в одному з трьох режимів: відсікання колекторного струму (закритий стан), насичення (відкритий стан) і активної роботи (підсилення). У режимі відсікання (на вхід поданий низький рівень напруги) колекторний і базовий переходи закриті, у колі колектора протікає дуже низький колекторний струм, і на колекторі транзистора встановлюється високий рівень напруги. У режимі насичення (на вхід подано високий рівень напруги) через колектор протікає максимальний струм (струм насичення) і на виході встановлюється мінімальне значення напруги, що відповідає рівню логічної одиниці [1, с. 63].

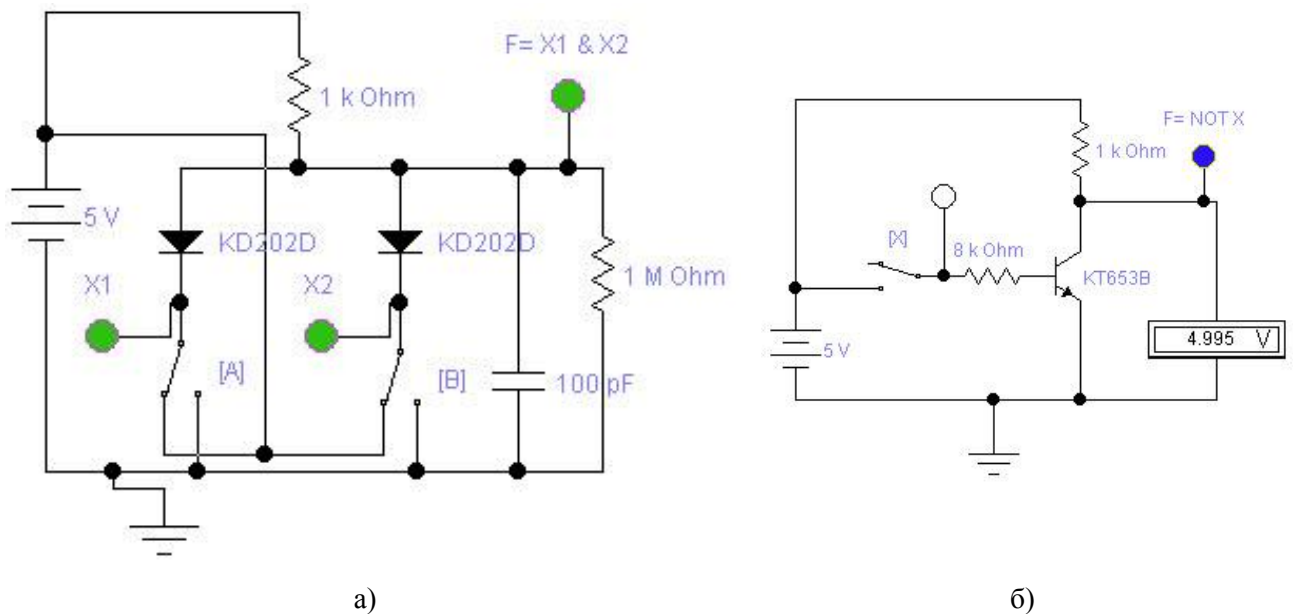


Рис. 1. Схеми базових логічних елементів: а) елемент «І» ; б) елемент «НЕ»

Метою виконання лабораторної роботи «Послідовнісні вузли комп'ютерної схемотехніки: регістри та лічильники» є ознайомлення студентів з будовою, класифікацією та принципами функціонування регістрів та лічильників. Лічильниками називають цифрові типові функціональні вузли комп'ютера, сигнал на виході яких відображає кількість імпульсів, що надійшли на вхід [4, с. 440]. Найпростіший лічильник може бути побудований як зв'язний ланцюг тригерів. На Рис. 2 наведено модель роботи чотирирозрядного підсумовуючого послідовного лічильника, зібраного з D-тригерів. Чотири світлові індикатори відображають значення чотирьох розрядів двійкового коду числа (причому молодший розряд знаходиться зліва, а старший справа), а індикатор на чотири входи відображає кількість отриманих імпульсів у шістнадцятковій системі числення. Так, для випадку зображеному на рисунку, кількість отриманих імпульсів дорівнює $1 \cdot 2^0 + 0 \cdot 2^1 + 0 \cdot 2^2 + 1 \cdot 2^3$.

Для забезпечення засвоєння студентами основних понять з теми, систематизації знань та формування навичок самостійного використання набутих знань, навичок та умінь доцільне виконання розрахунково-графічної роботи, як підсумкового виду контролю вивчення основ комп'ютерної схемотехніки, в якій пропонується виконати дослідження булевої функції трьох (чотирьох) змінних (побудувати таблицю істинності, мінімізувати форму булевої функції, скласти схему логічного пристрою з базових логічних елементів, радіоелементну схему та змоделювати роботу пристрою в програмному засобі EWB), що набуває значень істинності для таких наборів пропозиційних змінних 0,2,3,4,6 (кожному студенту пропонується індивідуальний набір).

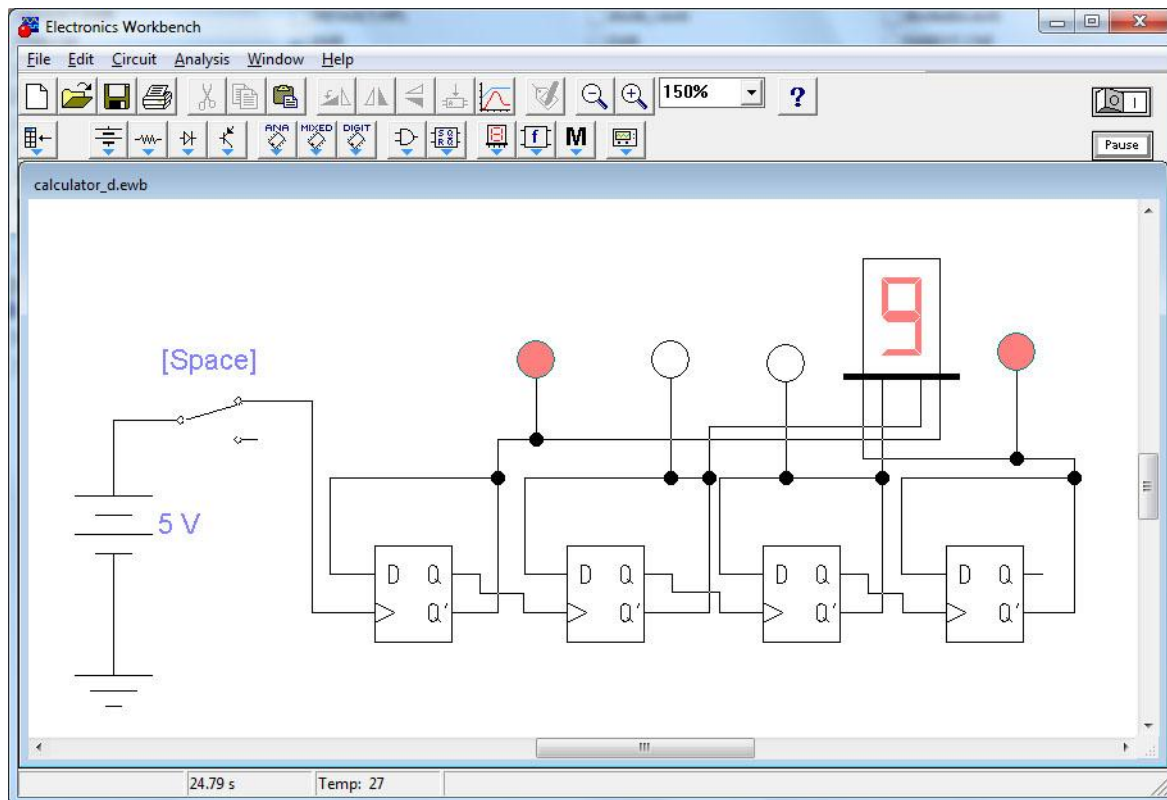


Рис. 2. Схема лічильника на D-тригерах в програмному засобі Electronics Workbench

Дослідження булевої функції студенти починають з побудови таблиці істинності та мінімізації формули заданої функції. Продемонструємо процес мінімізації формули функції за допомогою карт Карно. Таблиця істинності функції від трьох змінних, що набуває значень істинності у вище зазначених наборах, матиме вигляд:

$ X_1 $	$ X_2 $	$ X_3 $	$ F $
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

Як відомо, логічну функцію схеми, за допомогою якої реалізується заданий алгоритм перетворення сигналів, можна отримати безпосередньо з таблиці істинності, записавши досконалу диз'юнктивну чи досконалу кон'юнктивну нормальну форму. Проте зазвичай отримані таким шляхом форми подання логічних функцій мінімізують. Метою мінімізації форм подання логічних функцій є зменшення вартості її технічної реалізації та, відповідно, зменшення розмірів приладу, що синтезується. Серед усього різноманіття методів мінімізації форм булевих функцій (метод безпосередніх перетворень, метод Квайна і Мак-Класкі, метод діаграм Вейча тощо) широкого поширення набув метод карт Карно. Побудувавши карти Карно для досліджуваної функції (Рис. 3), мінімізують досліджувану функції, скориставшись загальними правилами мінімізації [1, с. 45-46]:

1. Зображають карту Карно для n змінних і роблять розмітку її рядків і стовпчиків (Рис. 3 (а), (б), (в)). У клітинки таблиці, що відповідають мінтермам (одичним наборам) функції, що мінімізується, записують одиницю.
2. Склеюванню підлягають прямокутні конфігурації, що заповнені одиницями і містять 2, 4 або 8 клітинок. Верхні й нижні рядки, крайні ліві і праві стопчики карти теж склеюються, утворюючи уявну поверхню циліндра.

Виконавши мінімізацію так, як показано на Рис. 3 (г), отримаємо форму логічної функції, яка містить всього чотири логічні операції $F = \bar{X}_1 \cdot X_2 \vee \bar{X}_3$, і дуже зручна в реалізації. Логічна схема пристрою, для реалізації заданої булевої функції показана на Рис. 4, а схема з радіоелектронних елементів, складена в програмному засобі Electronics Workbench, на Рис. 5.

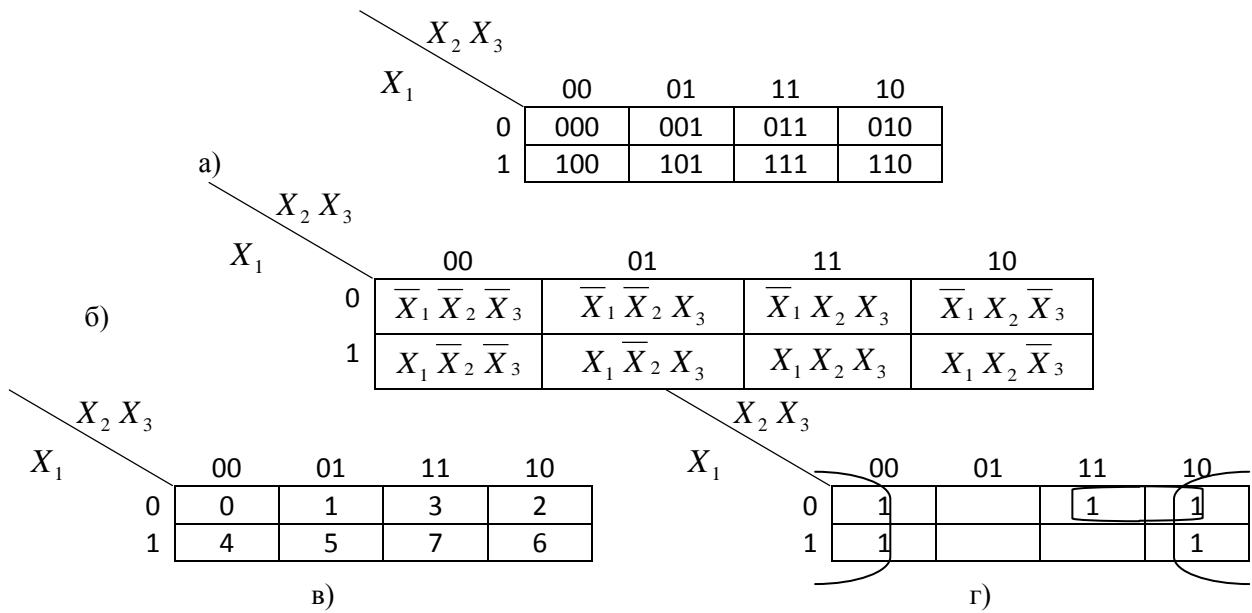


Рис. 3. Мінімізація булевої функції методом карт Карно

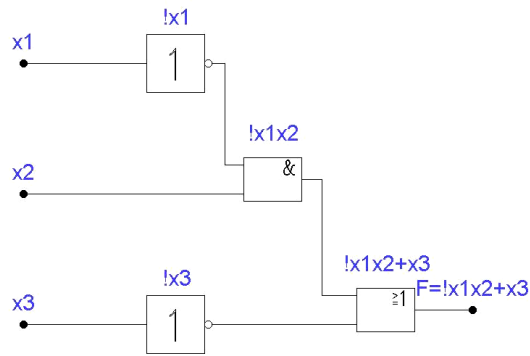


Рис. 4. Логічна схема мінімізованої функції

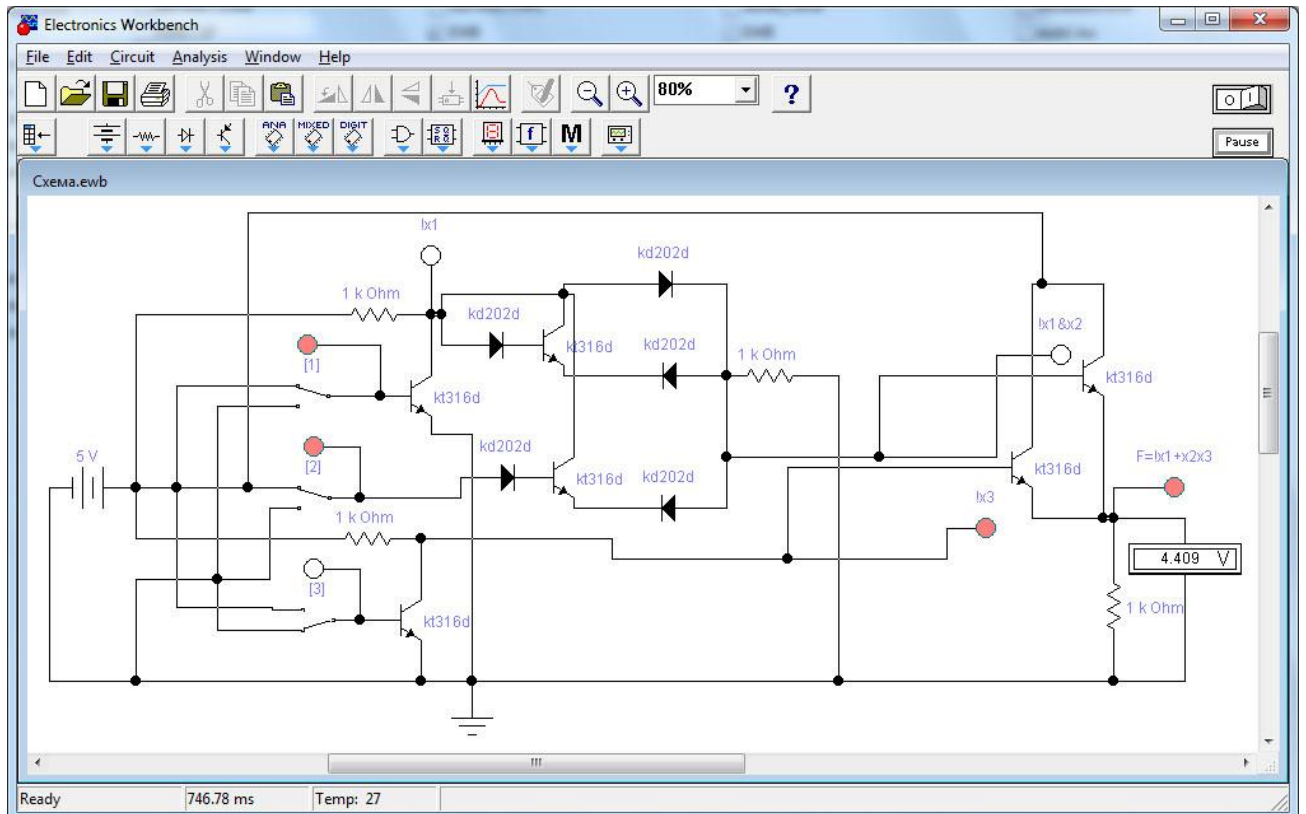


Рис. 5. Схема до розрахункової роботи студентів з основ комп'ютерної схемотехніки

Таким чином, виконавши розрахунково-графічну роботу, студенти набувають знань, умінь та навичок моделювати роботу цифрових пристроїв від побудови таблиці істинності до радіоелектронної схеми пристрою для заданого алгоритму перетворення дискретних сигналів.

Окрім виконання і захисту лабораторних робіт, опорного конспекту (в якому студенти систематизують знання з будови логічних елементів різного типу), розрахунково-графічної роботи, передбачено також проведення семінару на тему «Мікропроцесорні системи та мікроконтролери». Метою семінарського заняття є ознайомлення студентів із застосування типових функціональних вузлів комп'ютерів при побудові складніших обчислювальних систем, таких як оперативні запам'ятовуючі пристрої, пристрої управління, аналого-цифрові перетворювачі, контролери та мікропроцесори.

Перелік питань, що виносяться на семінарське заняття «Мікропроцесорні системи та мікроконтролери»:

1. Загальна характеристика процесорів та мікропроцесорів.
2. Архітектура ЕОМ фон-Немана.
3. Структура мікропроцесора.
4. Класифікація арифметико-логічних пристроїв.
5. Пристрої управління. Центральний пристрій управління.
6. Запам'ятовуючі пристрої. Оперативні запам'ятовуючі пристрої.
7. Інтерфейси мікропроцесорних систем. Інтерфейсні мікросхеми.
8. Мікроконтролери. Структура мікроконтролера.

У зв'язку з браком часу, передбаченого в програмі, на вивчення логічних основ інформатики, і зокрема основ комп'ютерної схемотехніки, доцільно продовжити вивчення мікропроцесорної техніки на спеціальному лабораторному практикумі з інформатики для розширення інформатичних компетентностей майбутніх фахівців в галузі обчислювальної техніки.

Отже, виконання лабораторних робіт на персональному комп'ютері дає змогу вирішити проблему відсутності лабораторного устаткування, надає можливість студентам фізико-математичних спеціальностей педагогічних університетів отримати достатні теоретичні знання з логічних основ функціонування сучасної комп'ютерної техніки та практичні вміння проектувати цифрові пристрої, для реалізують певних булевих функцій, моделювати роботу основних вузлів комп'ютерної схемотехніки.

Таким чином, вивчення основ мікроелектроніки за допомогою комп'ютерного моделювання передбачає не тільки набуття міцних знань, умінь і навичок з даної предметної галузі, але й сприяє зацікавленню студентів комп'ютерним схемотехнічним моделюванням.

Література

1. Бабич М.П., Жуков І.А. Комп'ютерна схемотехніка: Навчальний посібник. – К.: „МК-Прес”, 2004. – 412 с., іл.
2. Жалдак М. И. Система подготовки учителя к использованию информационной технологии в учебном процессе: дис. ... в форме науч. доклада доктора пед. наук: 13.00.02 / Жалдак Мирослав Иванович / АПН СССР; НИИ содержания и методов обучения. – М., 1989. – 48 с.
3. Кардашев Г.А. Цифровая электроника на персональном компьютере Electronics Workbench и Місго-Сар. – М.: Горячая линия-Телеком, 2003. – 311 с.
4. Карлащук В.И. Электронная лаборатория на IBM PC. Том 2. Моделирование элементов телекоммуникационных и цифровых систем. 6-е изд., перераб. и доп. – М.: СОЛОН-ПРЕСС, 2006. – 640 с.: ил.
5. Карлащук В.И., Карлащук С.В. Электронная лаборатория на IBM PC. Инструментальные средства и моделирование элементов практических схем. – М.: СОЛОН-ПРЕСС, 2008. – 144 с.
6. Могилев А.В. Информатика: Учеб. пособие для студ. высш. учеб. заведений / А.В. Могилев, Н.И. Пак, Е.К. Хеннер; Под ред. Е.К. Хеннера. – М.: Издательский центр «Академия», 2004. – 848 с.
7. Папернов А.А. Логические основы цифровых машин и программирования. – М.: Наука, 1965. – 560 с.: ил.
8. Рамський Ю.С. Логічні основи інформатики: навч. посіб. / Юрій Савіянович Рамський. – К.: НПУ імені М.П. Драгоманова, 2003. – 286 с.: іл.
9. Твердохліб І.А. Віртуальний лабораторний практикум з основ мікроелектроніки // Науковий часопис НПУ імені М.П. Драгоманова. Серія № 5. Педагогічні науки: реалії та перспективи. – Випуск 23: збірник наукових праць / за ред. В.П. Сергієнка. – К.: Вид-во НПУ імені М.П. Драгоманова, 2010. – с. 316 – 319.